



REC'D 30 JUN 2000	
WIPO	PCT

# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

## COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 08 JUIN 2000

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

**PRIORITY  
DOCUMENT**  
SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint Petersburg  
75800 PARIS Cédex 08  
Téléphone : 01 53 04 53 04  
Télécopie : 01 42 93 59 30

REQUÊTE EN DÉLIVRANCE

26 bis, rue de Saint Pétersbourg  
75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

Confirmation d'un dépôt par télécopie ☐

Cet imprimé est à remplir à l'encre noire en lettres capitales

Réservé à l'INPI

DATE DE REMISE DES PIÈCES **11 JUIN 1999**  
N° D'ENREGISTREMENT NATIONAL **9907391**  
DÉPARTEMENT DE DÉPÔT **75 INPI PARIS**  
DATE DE DÉPÔT **11 JUIN 1999**

1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE  
À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE

BUREAU D.A. CASALONGA-JOSSE  
8, Avenue Percier  
75008 PARIS

2 DEMANDÉ Nature du titre de propriété industrielle

☒ brevet d'invention ☐ demande divisionnaire  
☐ certificat d'utilité ☐ transformation d'une demande de brevet européen

☒ demande initiale  
☐ brevet d'invention

n° du pouvoir permanent références du correspondant téléphone

B 99/0638 FR/AJC

Établissement du rapport de recherche

☐ différé ☒ immédiat

Le demandeur, personne physique, requiert le paiement échelonné de la redevance ☐ oui ☐ non

Titre de l'invention (200 caractères maximum)

"Dispositif semi-conducteur à tension de seuil compensée et procédé de fabrication"

3 DEMANDEUR (S) n° SIREN code APE-NAF

Nom et prénoms (souligner le nom patronymique) ou dénomination

France Télécom

Forme juridique

Société Anonyme

Nationalité (s) Française

Adresse (s) complète (s)

Pays

6, place d'Alleray - 75015 PARIS -

FRANCE

4 INVENTEUR (S) Les inventeurs sont les demandeurs ☐ oui ☒ non En cas d'insuffisance de place, poursuivre sur papier libre ☐ Si la réponse est non, fournir une désignation séparée

5 RÉDUCTION DU TAUX DES REDEVANCES ☐ requise pour la 1ère fois ☐ requise antérieurement au dépôt : joindre copie de la décision d'admission

6 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE  
pays d'origine : numéro : date de dépôt : nature de la demande :

7 DIVISIONS antérieures à la présente demande n° date n° date

8 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (nom et qualité du signataire)

A. CASALONGA  
(bm 92-1044i)

SIGNATURE DU PRÉPOSE À LA RÉCEPTION SIGNATURE APRÈS ENREGISTREMENT DE LA DEMANDE À L'INPI

Conseil en Propriété Industrielle

DEPARTEMENT DES BREVETS

26bis, rue de Saint-Petersbourg

75800 Paris Cédex 08

Tél. : 01 53 04 53 04 - Télécopie : 01 42 93 59 30

N° D'ENREGISTREMENT NATIONAL

99 0 7 3 9 1

TITRE DE L'INVENTION :

"Dispositif semi-conducteur à tension de seuil compensée et procédé de fabrication"

LE(S) SOUSSIGNÉ(S)

Société Anonyme dite : France Télécom

DÉSIGNE(NT) EN TANT QU'INVENTEUR(S) (indiquer nom, prénoms, adresse et souligner le nom patronymique) :

- 1) SKOTNICKI Thomas  
105, rue de la Ferme  
38920 CROLLES MONTEFORT
- 2) GWOZIECKI Romain  
5, quai Jongkind  
38000 GRENOBLE

NOTA : A titre exceptionnel, le nom de l'inventeur peut être suivi de celui de la société à laquelle il appartient (société d'appartenance) lorsque celle-ci est différente de la société déposante ou titulaire :

Date et signature(s) du (des) demandeur(s) ou du mandataire

Paris, le 11 Juin 1999

A. CASALONGA  
(bm 92-10441)

Conseil en Propriété Industrielle

BUREAU D.A. CASALONGA-JOSSE  
8, Avenue Percier  
75008 PARIS

## DISPOSITIF SEMI-CONDUCTEUR À TENSION DE SEUIL COMPENSÉE ET PROCÉDÉ DE FABRICATION

La présente invention concerne d'une manière générale un dispositif semi-conducteur, tel qu'un transistor MOS, présentant une compensation de la chute de la tension de seuil ( $V_{th}$ ) due aux effets canaux courts ainsi qu'un procédé de fabrication d'un tel dispositif semi-conducteur.

Pour une longueur nominale ( $L$ ) donnée de canal d'un transistor, la tension de seuil ( $V_{th}$ ) en particulier pour les transistors à canaux courts, c'est-à-dire ayant une longueur de canal inférieure à  $0,25\mu m$  et typiquement une longueur de canal  $L$  de l'ordre de  $0,18\mu m$ , la tension de seuil présente une chute brutale.

La tension de seuil d'un dispositif semi-conducteur tel qu'un transistor MOS, en particulier d'un dispositif à canal court, est un paramètre critique du dispositif. En effet, le courant de fuite du dispositif, par exemple du transistor, dépend fortement de cette tension de seuil. Compte-tenu des tensions d'alimentation actuelles et envisagées dans le futur (de 0,9 volt à 1,8 volt) pour de tels dispositifs et des courants de fuite admis ( $I_{off}$  d'environ  $1nA/\mu m$ ), la tension de seuil  $V_{th}$  doit présenter des valeurs d'environ 0,2 à 0,25 volt.

La chute de tension brutale (roll-off) dans les zones de la région de canal du dispositif semi-conducteur conduisent à une dispersion des caractéristiques électriques du dispositif et rendent difficile l'obtention des tensions de seuil voulues.

Afin de remédier à cette chute de la tension de seuil dans les dispositifs semi-conducteurs tels que des transistors MOS, on a proposé, comme décrit dans l'article "Self-Aligned Control of

Threshold Voltages in Sub-0.2- $\mu\text{m}$  MOSFET's" (Réglage auto-aligné des tensions de seuil dans les MOSFET sub-0,2 $\mu\text{m}$ ) ; Hajima Kurata et Toshihiro Sugii, IEEE Transactions on Electron Devices, Vol. 45, No. 10, Octobre 1998, de former dans la région de canal des poches adjacentes aux jonctions des régions de source et de drain ayant une conductivité de même type que le substrat mais dont la concentration en dopant est supérieure à celle du substrat.

Bien que cette solution réduise le gradient de chute de la tension de seuil dans la région de canal, les effets canaux courts conduisent à une chute de la tension de seuil  $V_{th}$  plus rapide que l'augmentation de la tension de seuil que l'on peut obtenir en incorporant les poches de compensation de l'art antérieur.

Par conséquent, si on peut avec ces poches de compensation de l'art antérieur partiellement compenser localement la chute de la tension de seuil  $V_{th}$ , il n'est pas possible ainsi d'obtenir une compensation complète de la chute sur la totalité du domaine voulu de la région de canal.

La présente invention a donc pour objet un dispositif semi-conducteur, tel qu'un transistor MOS, qui remédie aux inconvénients des dispositifs de l'art antérieur.

La présente invention a plus particulièrement pour objet un dispositif semi-conducteur, tel qu'un transistor MOS, dont la chute de tension de seuil  $V_{th}$  due aux effets canaux courts est compensée pratiquement et permettant d'atteindre des longueurs de canal arbitrairement petites mais non nulles.

La présente invention a également pour objet un dispositif semi-conducteur, tel qu'un transistor MOS, présentant une tension de seuil  $V_{th}$  constante lorsque la longueur de canal  $L$  diminue jusqu'à des longueurs effectives de canal très faibles, par exemple de 0,025 $\mu\text{m}$  ou moins.

La présente invention a également pour objet un procédé pour réaliser un dispositif semi-conducteur tel que défini précédemment. Ce procédé peut s'appliquer à des dispositifs à canaux de longueur arbitrairement petite, par ailleurs technologiquement réalisables.

On atteint les buts ci-dessus selon l'invention, en réalisant un

dispositif semi-conducteur, comprenant un substrat semi-conducteur ayant une concentration  $N_s$  prédéterminée en un dopant d'un premier type de conductivité, des régions de source et de drain dopées avec un dopant d'un second type de conductivité opposé au premier et définissant dans le substrat des jonctions délimitant une région de canal de longueur nominale  $L$  prédéterminée, et une première poche adjacente dans la région de canal à chacune des jonctions et ayant une longueur  $L_p$  prédéterminée, lesdites premières poches étant dopées avec un dopant du premier type de conductivité mais à une concentration locale  $N_p$  augmentant localement la concentration nette du substrat, ce dispositif se caractérisant par la présence d'au moins une seconde poche adjacente à chacune des jonctions et superposée à chacune des premières poches, ces secondes poches ayant une longueur  $L_n$  telle que  $L_n > L_p$  et étant dopées avec un dopant du second type de conductivité à une concentration  $N_n$  telle que  $N_n < N_p$  diminuant localement la concentration nette du substrat mais sans changer le type de conductivité.

Dans une réalisation préférée de l'invention, les secondes poches comprennent une pluralité de poches élémentaires superposées les unes aux autres, chaque poche élémentaire d'un rang  $i$  donné ayant une longueur prédéterminée  $L_{n_i}$  et une concentration prédéterminée en dopant du second type de conductivité  $N_{n_i}$  satisfaisant les relations suivantes :

$L_{n_i} > L_p$   
 $L_{n_{i-1}} < L_{n_i} < L_{n_{i+1}}$ ,  
 $N_{n_{i-1}} > N_{n_i} > N_{n_{i+1}}$ , et  
la somme  $\sum N_{n_i}$  des concentrations en dopant du second type de conductivité des poches élémentaires étant telle que :

$\sum N_{n_i} < N_s$ .  
En d'autres termes, les secondes poches diminuent la concentration nette en dopant du premier type de conductivité tant dans les premières poches que dans la région de canal, mais ne changent pas le type de conductivité des premières poches ni de la région de canal.

La présente invention concerne également un procédé pour

réaliser un dispositif semi-conducteur tel que défini précédemment qui comprend la formation dans un substrat semi-conducteur ayant une concentration prédéterminée  $N_s$  en un dopant d'un premier type de conductivité, d'une région de source et d'une région de drain dopées avec un dopant d'un second type de conductivité opposé au premier, les régions de source et de drain formant dans le substrat des jonctions délimitant entre elles une région de canal ayant une longueur nominale  $L$  prédéterminée, et la formation dans la région de canal dans une zone adjacente à chacune des jonctions d'une première poche ayant une longueur  $L_p$  prédéterminée et une concentration  $N_p$  prédéterminée augmentant localement la concentration nette du substrat au-delà de la concentration initiale  $N_s$ , le procédé se caractérisant par le fait qu'il comprend en outre l'implantation dans la région de canal d'un dopant du second type de conductivité opposé au premier dans des conditions telles qu'il se forme dans la région de canal au moins une seconde poche superposée à chacune respectivement des premières poches et ayant une longueur  $L_n$  telle que  $L_n > L_p$  et une concentration  $N_n$  en dopant du premier type telle que  $N_n < N_p$  et diminuant localement la concentration nette du substrat mais sans changer le type de conductivité.

Dans une réalisation préférée du procédé de l'invention, l'implantation du dopant du second type de conductivité consiste en une série d'implantations successives dans des conditions telles que les secondes poches formées sont chacune constituées par une pluralité de poches élémentaires superposées les unes aux autres, chaque poche élémentaire d'un rang  $i$  donné ayant une longueur  $L_{n_i}$  et une concentration en dopant du second type de conductivité  $N_{n_i}$  satisfaisant les relations

$$L_{n_1} > L_p$$

$$L_{n_{i-1}} < L_{n_i} < L_{n_{i+1}},$$

$$N_{n_{i-1}} > N_{n_i} > N_{n_{i+1}}, \text{ et}$$
 la somme  $\sum N_{n_i}$  des concentrations en dopant du second type de conductivité des poches élémentaires étant telle que :

$$\sum N_{n_i} < N_s.$$
 Les longueurs des poches  $L_p$  et  $L_n$  sont établies à partir des

jonctions.

L'implantation de dopant dans un substrat semi-conducteur est un procédé connu et on peut dans le présent procédé utiliser tout procédé d'implantation classiquement utilisé dans la technologie des semi-conducteurs.

Comme cela est connu, la réalisation de poches dopées dans un substrat semi-conducteur dépend de l'angle d'incidence de l'implantation par rapport à la normale au substrat, de la dose et de l'énergie d'implantation du dopant. Ainsi, en faisant varier l'angle d'incidence et la dose de dopant, on peut accroître la longueur de la poche implantée et faire varier la concentration en dopant.

En variante, pour faire varier la longueur des secondes poches implantées ainsi que leur concentration en dopant, on peut réaliser des implantations successives avec le même angle d'incidence par rapport à la normale, la même dose et la même énergie d'implantation mais en soumettant le dispositif après chaque implantation successive à un traitement de recuit thermique de manière à faire diffuser différemment le dopant implanté dans le substrat.

La suite de la description se réfère aux figures annexées qui représentent respectivement :

Figure 1, une première réalisation d'un dispositif semi-conducteur, tel qu'un transistor MOS, selon l'invention ;

Figure 2, une seconde réalisation d'un dispositif semi-conducteur selon l'invention ; et

Figure 3, un graphe de la tension de seuil ( $V_{th}$ ) de différents dispositifs semi-conducteurs selon l'invention en fonction de la longueur effective de canal.

En se référant à la figure 1, on a représenté une première réalisation d'un dispositif semi-conducteur selon l'invention, tel qu'un transistor MOS qui comprend comme cela est classique un substrat semi-conducteur 1, par exemple un substrat de silicium dopé avec un dopant d'un premier type de conductivité, par exemple de conductivité P, dans lequel sont formées des régions de source 2 et de drain 3 dopées avec un dopant d'un second type de conductivité opposé au premier par exemple un dopant de type N qui définissent dans le



substrat des jonctions 4, 5 délimitant entre elles une région de canal 6.

Comme cela est connu, la région de canal 6 est recouverte d'une couche d'oxyde de grille 11, par exemple une mince couche d'oxyde de silicium, elle-même surmontée par une grille 12 par exemple en silicium. La grille 12, comme cela est également bien connu peut être flanquée sur deux côtés opposés d'espaceurs 13, 14 en matériau diélectrique approprié.

Comme cela est connu, pour réduire la vitesse de la chute de tension de seuil  $V_{th}$  dans la région de canal 6, on a formé dans la région de canal, deux premières poches 7, 8, adjacentes chacune respectivement à une des jonctions 4, 5. Ces poches sont dopées au moyen d'un dopant du premier type de conductivité P mais à une concentration  $N_p$  en dopant de premier type augmentant localement la concentration du substrat au-delà de  $N_s$  et ayant une longueur  $L_p$  la plus courte possible.

Selon l'invention, on a formé dans la région de canal 6, deux secondes poches 9, 10 qui se superposent chacune à une des premières poches mais dont la longueur  $L_n$  est supérieure à la longueur  $L_p$  des premières poches et qui sont dopées avec un dopant du second type de conductivité par exemple un dopant de type N à une concentration  $N_n$  telle que  $N_n$  soit inférieure à la concentration  $N_p$  en dopant du premier type de conductivité du substrat.

Ainsi, dans les zones des secondes poches, la concentration nette en dopant du premier type de conductivité par exemple le dopant de type P, est réduite mais on ne change pas la nature de la conductivité de la région du canal qui demeure toujours une région de conductivité de type P.

En se référant à la figure 2 où les mêmes numéros de référence désignent les mêmes éléments que précédemment, on a représenté une autre réalisation d'un dispositif semi-conducteur selon l'invention qui ne diffère du dispositif précédent de la figure 1 que par le fait que les secondes poches 9, 10 sont en fait constituées par des pluralités de poches élémentaires superposées les unes aux autres, trois poches élémentaires dans la réalisation représentée sur la figure 2.

Chaque poche élémentaire d'un rang donné  $i$  a une longueur  $L_{n_i}$  et une concentration  $N_{n_i}$  en dopant du second type de conductivité qui satisfont les relations suivantes :

5

10

15

20

25

30

35

$$L_p < L_{n_i}$$

$$L_{n_{i-1}} < L_{n_i} < L_{n_{i+1}},$$

$$N_{n_{i-1}} < N_{n_i} < N_{n_{i+1}}, \text{ et}$$

la somme  $\sum N_{n_i}$  des concentrations en dopant du second type de conductivité des poches élémentaires étant telle que :

$$\sum N_{n_i} < N_s.$$

En d'autres termes, les poches élémentaires superposées aux premières poches 7 et 8 sont également superposées les unes aux autres mais ont des longueurs croissantes et concurremment des concentrations en dopant du premier type de conductivité qui diminuent au fur et à mesure que leurs longueurs croissent.

D'autre part, la somme des concentrations  $\sum N_{n_i}$  des poches élémentaires superposées est telle qu'elle reste inférieure à la concentration  $N_s$  en dopant du premier type de conductivité du substrat de sorte qu'on ne modifie pas le type de conductivité de la région de canal.

Ainsi, dans le cas représenté à la figure 2, où les secondes poches sont constituées par 3 poches élémentaires, les longueurs et concentrations en dopant des poches élémentaires satisfont les relations :

$$L_p < L_{n_1}$$

$$L_{n_1} < L_{n_2} < L_{n_3}$$

$$N_{n_1} > N_{n_2} > N_{n_3}, \text{ et}$$

$$N_{n_1} + N_{n_2} + N_{n_3} < N_s.$$

On a représenté figure 3, des graphes simulés de tension de seuil  $V_{th}$  pour des transistors comportant une couche d'oxyde de grille de 4nm d'épaisseur et pour une tension drain/source de 1,5 volt en fonction de la longueur effective de canal. Les longueurs  $L_p$  et les concentrations  $N_p$  des premières poches dopées avec un dopant de même type que le substrat correspondent à la longueur minimale à obtenir pour le canal et pour le dopage le plus élevé.

La courbe A correspond à la superposition d'une seule seconde poche selon l'invention et montre que l'on obtient un  $V_{th}$  plat pour une longueur de canal jusqu'à 0,15µm.

La courbe B correspond à la superposition de deux secondes

poches selon l'invention et montre qu'on obtient un  $V_{th}$  plat pour une longueur de canal jusqu'à  $0,07\mu m$ .

5 Enfin, la courbe C correspond à la superposition de sept secondes poches selon l'invention et montre que l'on peut obtenir un  $V_{th}$  plat pour une longueur de canal jusqu'à  $0,025\mu m$ .

10 Ainsi, les courbes ci-dessus montrent que les dopages nécessaires restent raisonnables et permettent d'obtenir des courbes  $V_{th}$  en fonction de la longueur effective de canal jusqu'à des longueurs effectives de  $25nm$  et ce même avec des épaisseurs d'oxyde de grille de  $4nm$ .

15

20

25

30

35

## REVENDECATIONS

1. Dispositif semi-conducteur comprenant un substrat semi-conducteur (1) ayant une concentration  $N_s$  prédéterminée en un dopant d'un premier type de conductivité, des régions de source (2) et de drain (3) dopées avec un dopant d'un second type de conductivité opposé au premier et définissant dans le substrat des jonctions (4, 5) délimitant une région de canal (6) de longueur nominale  $L_N$  prédéterminée et une première poche (7, 8) adjacente dans la région de canal (6) à chacune des jonctions (4, 5) et ayant une longueur  $L_p$  prédéterminée, lesdites premières poches (7, 8) étant dopées avec un dopant du premier type de conductivité de concentration  $N_p$  augmentant localement la concentration nette du substrat au-delà de  $N_s$ , caractérisé en ce qu'il comprend dans la région de canal (6), au moins une seconde poche (9, 10) adjacente à chacune des jonctions (4, 5) et superposée à chacune des premières poches (7, 8), lesdites secondes poches (9, 10) ayant une longueur  $L_n$  telle que  $L_n > L_p$  et étant dopées avec un dopant du second type de conductivité à une concentration  $N_n$  telle que  $N_n < N_p$  et diminuant localement la concentration nette du substrat mais sans changer le type de conductivité.

2. Dispositif semi-conducteur selon la revendication 1, caractérisé en ce que les secondes poches (9, 10) comprennent une pluralité de poches élémentaires superposées les unes aux autres, chaque poche élémentaire d'un rang  $i$  donné ayant une longueur  $L_{n_i}$  prédéterminée et une concentration en dopant du second type de conductivité  $N_{n_i}$  prédéterminée satisfaisant les relations :

$$L_{n_1} > L_p$$

$$L_{n_{i-1}} < L_{n_i} < L_{n_{i+1}},$$

$$N_{n_{i-1}} > N_{n_i} > N_{n_{i+1}}, \text{ et}$$

la somme  $\sum N_{n_i}$  des concentrations en dopant du second type de conductivité des poches élémentaires de la pluralité satisfaisant la relation  $\sum N_{n_i} < N_s$ .

3. Dispositif selon la revendication 1 ou 2, caractérisé en ce

que le dispositif est un transistor MOS.

4. Procédé pour réaliser un dispositif semi-conducteur selon la revendication 1 ou 2 comprenant :

- la formation dans un substrat semi-conducteur (1) ayant une concentration  $N_s$  prédéterminée en un dopant du premier type de conductivité, d'une région de source (2) et d'une région de drain (3) dopées avec un dopant d'un second type de conductivité opposé au premier, lesdites régions de source et de drain formant dans le substrat des jonctions (4, 5) délimitant entre elles une région de canal (6) ayant une longueur nominale  $L$  prédéterminée, et

- la formation dans la région de canal (6) dans une zone adjacente à chacune des jonctions (4, 5) d'une première poche (7, 8) ayant une longueur  $L_p$  prédéterminée et une concentration  $N_p$  prédéterminée en dopant du premier type de conductivité augmentant localement la concentration nette du substrat au-delà de  $N_s$ , caractérisé en ce qu'il comprend en outre :

- l'implantation dans la région de canal (6) d'un dopant du second type de conductivité opposé au premier dans des conditions telles qu'il se forme dans la région du canal (6) au moins une seconde poche (9, 10) superposée à chacune respectivement des premières poches (7, 8), cette seconde poche ayant une longueur  $L_n$  telle que  $L_n > L_p$  et une concentration  $N_n$  en dopant du premier type telle que  $N_n < N_p$  et diminuant localement la concentration nette du substrat mais sans changer le type de conductivité.

5. Procédé selon la revendication 4, caractérisé en ce que l'implantation du dopant du second type de conductivité consiste en une série d'implantations successives telle que les secondes poches (9, 10) sont chacune constituée par une pluralité de poches élémentaires superposées, chaque poche élémentaire d'un rang  $i$  donné ayant une longueur  $L_{n_i}$  et une concentration  $N_{n_i}$  en dopant du second type de conductivité satisfaisant les relations :

$$L_{n_1} < L_p$$

$$L_{n_{i-1}} < L_{n_i} < L_{n_{i+1}},$$

$$N_{n_{i-1}} > N_{n_i} > N_{n_{i+1}}, \text{ et}$$

la somme  $\sum N_{n_i}$  des concentrations en dopant du second type

de conductivité de la pluralité de poches élémentaires satisfaisant la relation  $\sum Nn_i < N_s$ .

5 6. Procédé selon la revendication 4 ou 5, caractérisé en ce que les conditions d'implantation comprennent l'angle d'incidence d'implantation par rapport à la normale au substrat, la dose et l'énergie d'implantation.

10 7. Procédé selon la revendication 5, caractérisé en ce que dans la série d'implantations successives, on fait croître l'angle d'incidence par rapport à la normale et on diminue la dose d'implantation d'une implantation successive à l'autre.

15 8. Procédé selon la revendication 5, caractérisé en ce que la série d'implantations successives, consiste à implanter le dopant du second type de conductivité en utilisant le même angle d'incidence par rapport à la normale au substrat, la même dose et la même énergie d'implantation et à soumettre entre chaque implantation successive le dispositif à un traitement de recuit différent.

20

25

30

35

FIG.1

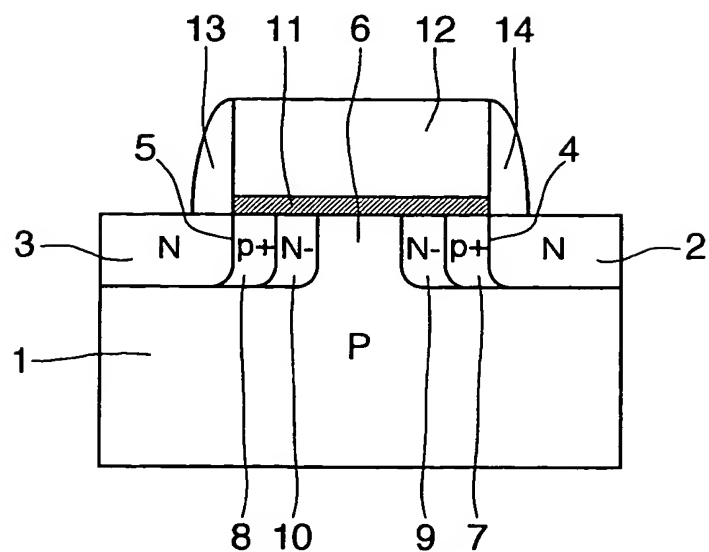


FIG.2

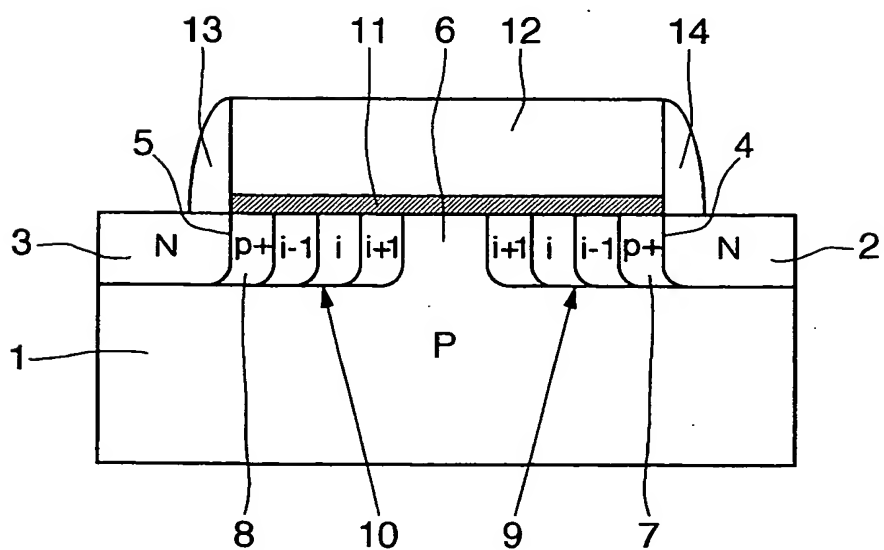




FIG.3